



# 中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 01 日  
Application Date

申請案號：092112009  
Application No.

申請人：南亞科技股份有限公司  
Applicant(s)

局長

Director General

蔡練生

2003 6 18  
發文日期：西元        年        月        日  
Issue Date

發文字號：09220599860  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一 發明名稱	中文	減少透鏡像差與圖案移位之光罩與方法
	英文	Photomask structure and method of reducing lens aberration and pattern displacement
二 發明人 (共1人)	姓名 (中文)	1. 吳元薰
	姓名 (英文)	1. Yuan-Shun WU
	國籍 (中英文)	1. 中華民國 TW
	住居所 (中 文)	1. 桃園縣中壢市仁義里1鄰中山東路一段223巷55弄28-1號
	住居所 (英 文)	1.
三 申請人 (共1人)	名稱或 姓名 (中文)	1. 南亞科技股份有限公司
	名稱或 姓名 (英文)	1. Nanya Technology Corporation.
	國籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 桃園縣龜山鄉華亞科技園區復興三路669號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. Hwa-Ya Technology Park 669, Fuhsing 3 Rd., Kueishan, Taoyuan, Taiwan, R.O.C
	代表人 (中文)	1. 連日昌
代表人 (英文)	1. Jih-Chang Lien	



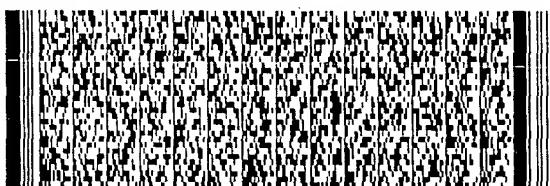
0548-0644twf(n1) : 91220 : david mrd

四、中文發明摘要 (發明名稱：減少透鏡像差與圖案移位之光罩與方法)

一種可減少透鏡像差與圖案移位之光罩，包括一透光基底與一遮光層，該遮光層設置於該透光基底上，且具有一陣列圖案區與複數個輔助圖案，上述輔助圖案係設置於該陣列圖案區內且其中各輔助圖案與其上方及下方之兩陣列圖案等距，並使上述輔助圖案之長度與上述陣列圖案之寬度相等。一種可減少透鏡像差與圖案移位之方法，包括下列步驟：提供一半導體基底，於該半導體基底上覆蓋有一光阻層，藉由一光罩在該光阻層中形成圖案，其中該光罩具有一陣列圖案區與複數個輔助圖案，上述輔助圖案係設置於該陣列圖案區內且其中各輔助圖案與其上方及下方之兩陣列圖案等距，並使上述輔助圖案之長度與上述陣列圖案之寬度相等，以上述圖案化光阻為罩幕，進行一蝕刻步驟以在該半導體基底中形成一陣列溝槽區。依照本發明之光罩與方法，可使陣列圖案間之關鍵尺寸獲得較佳之一致性，且能有效減少圖案移位的現象。

六、英文發明摘要 (發明名稱：Photomask structure and method of reducing lens aberration and pattern displacement )

A photomask structure for reducing lens aberration and pattern displacement and method thereof. The photomask consists of a previous substrate and a concealing layer, with the concealing layer including an array pattern area and a plurality of assist patterns disposed therein. The distance between the assist pattern and its upper and lower array patterns is equal,



四、中文發明摘要 (發明名稱：減少透鏡像差與圖案移位之光罩與方法)

伍、(一)、本案代表圖為：第2圖。

(二)、本案代表圖之元件代表符號簡單說明：

10~光罩底材；

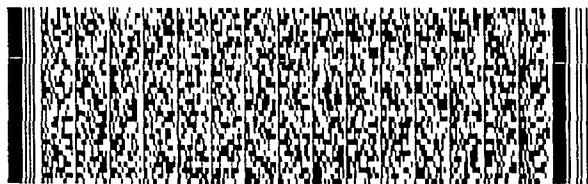
102~陣列圖案區；

104~遮光層；

106~輔助圖案。

六、英文發明摘要 (發明名稱：Photomask structure and method of reducing lens aberration and pattern displacement )

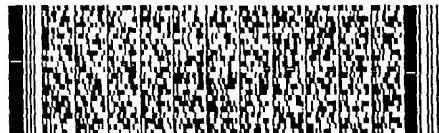
and the length of the assist patterns is equal to the width of the array patterns. The method of reducing lens aberration and pattern displacement includes providing a substrate covered by a photoresist layer, forming patterns on the photoresist layer by a photomask, and forming an array trench area on the substrate using a patterned photoresist as a mask by etching.



四、中文發明摘要 (發明名稱：減少透鏡像差與圖案移位之光罩與方法)

六、英文發明摘要 (發明名稱：Photomask structure and method of reducing lens aberration and pattern displacement )

According to the present invention, the uniformity of critical dimension between array patterns is improved and pattern displacement is reduced significantly.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



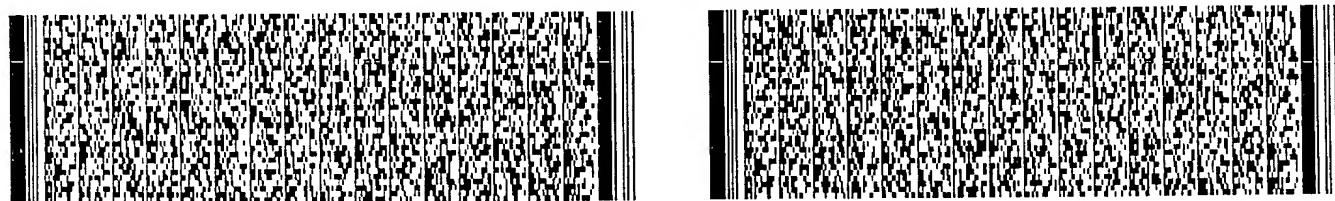
## 五、發明說明 (1)

### 【發明所屬之技術領域】

本發明係有關於設計一光罩與應用該光罩之製程方法，特別是有關於一種減少透鏡像差(lens aberration)以提高陣列圖案(array patterns)間關鍵尺寸(critical dimension, CD)一致性與消除因偏軸發光(off-axis illumination, OAI)造成的圖案移位(pattern displacement)現象之光罩與方法。

### 【先前技術】

半導體製程中，微影(lithography)是以步進(step-by-step)或是掃描(scan-by-scan)的曝光程序對一片晶圓分區曝光以漸次完成整片晶圓的曝光，在微影前必須將影響微影結果的參數做微調與最佳化，這些微影製程參數包括了光阻厚度，烘烤/冷卻的溫度與時間，顯影方式和時間，曝光劑量，焦距補償以及數值孔徑(Numerical Aperture, NA)等。接下來利用蝕刻將微影製程所產生的光阻圖案轉移到光阻底下的材質上，同樣地，蝕刻參數例如：氣體比例，氣流速率，偏壓功率，溫度以及蝕刻模式等，亦需事先經過微調，如此才能達到最終所需的關鍵尺寸。然而，傳統的製程在蝕刻後檢查(After Etching Inspection, AEI)時會發現從晶圓中陣列圖案區的CD之間存在著差異，這種差異會導致某些無可挽回的缺失，像是在電性驗收測試(Wafer Acceptance Test, WAT)所得到的接觸窗(contact hole)斷路現象，這些缺失將嚴重地影響



## 五、發明說明 (2)

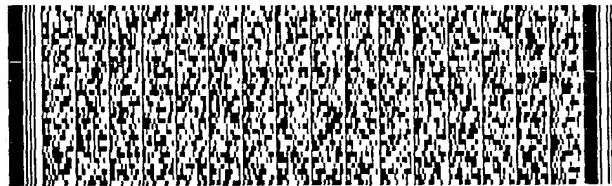
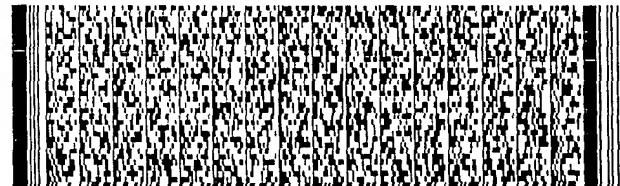
良率。

導致晶圓中陣列圖案間的CD差異的原因之一係為微影設備中光學系統的透鏡(lens)，其產生之透鏡像差所致，常見的透鏡像差如球面像差(spherical)、像散(astigmatism)、彗形像差(coma)、像場彎曲(field curvature)與變形像差(distortion)等。而上述各種透鏡像差之所以形成，除因透鏡材料本身在設計製造上的先天缺陷外，與照射光線通過光罩圖案時所產生的繞射現象及光罩圖案本身透光度不足等原因亦有相關。

此外，不改變圖罩設計，且維持原有的阻劑參數，便可增加聚焦深度(deep of focus, DOF)與改進解像度的偏軸發光技術，是進來改善微影品質的重大進展，使偏軸發光成了新的步進機的標準配備。但隨著聚焦深度的增加，偏軸發光的光照強度亦須不斷地增強，而持續增強光照強度的結果，往往造成阻劑上之獲得劑量(received dose)不易控制，發生曝光圖案移位偏差的現象。若此現象無法獲得有效改善，在往後製作晶圓的過程中，如在進行對準前一層(previous underlying layer)元件位置的工作時，勢必造成所謂的層疊失誤(overlap errors)，而有非期望之開口(openings)或短路(shorts)的情形發生，造成產品的嚴重損失。

### 【發明內容】

有鑑於此，本發明之目的包括設計一光罩與應用該光



### 五、發明說明 (3)

罩之製程方法，使在陣列圖案間能夠獲得較佳之關鍵尺寸一致性與有效減少圖案移位的現象。

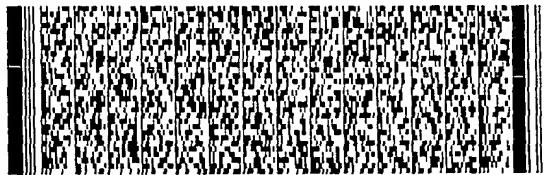
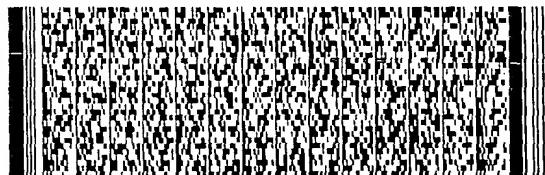
因此，本發明設計一種提高關鍵尺寸一致性與減少圖案移位之光罩，包括一透光基底與一遮光層，該遮光層設置於該透光基底上，且具有一陣列圖案區與複數個輔助圖案(assist patterns)，上述輔助圖案係設置於該陣列圖案區內且其中各輔助圖案與其上方及下方之兩陣列圖案等距，並使上述輔助圖案之長度與上述陣列圖案之寬度相等。

其中，該光罩透光基底係由石英材質製作，而遮光層為一鎔金屬層。

本發明另提供一種可減少透鏡像差與圖案移位之方法，包括下列步驟：提供一半導體基底，於該半導體基底上覆蓋有一光阻層，藉由一光罩在該光阻層中形成圖案，其中該光罩具有一陣列圖案區與複數個輔助圖案，上述輔助圖案係設置於該陣列圖案區內且其中各輔助圖案與其上方及下方之兩陣列圖案等距，並使上述輔助圖案之長度與上述陣列圖案之寬度相等，以上述圖案化光阻為罩幕，進行一蝕刻步驟以在該半導體基底中形成一陣列溝槽區。

根據本發明之光罩，由於在陣列圖案間加設輔助圖案，間接增加了陣列圖案的透光度且藉輔助圖案的設置亦可有效彌補因光線繞射而造成之圖案邊緣光強度降級的問題，結果使得陣列圖案間之關鍵尺寸具較佳之一致性。

再者，輔助圖案亦有助於獲得劑量的控制，若使阻劑



## 五、發明說明 (4)

上之圖案有相同且穩定的獲得劑量，則可有效地減少圖案移位的情形發生，利於下一層之對準工作。

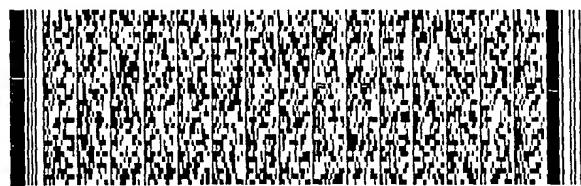
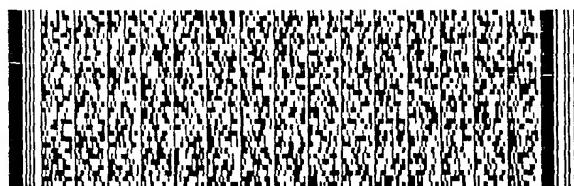
為讓本發明之上述目的、特徵及優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

### 【實施方法】

首先，提供一光罩底材10，係由一透光基底103與一遮光層104所構成(如第3圖)。透光基底103例如由石英構成，遮光層104例如由鎔金屬構成。

接著，如第2圖所示，以電子束直接書寫將一光罩圖案轉移至該光罩底材10上，形成一陣列圖案區102，同時亦轉移輔助圖案106至該光罩底材10上，在陣列圖案區102與輔助圖案106之外，為未受電子束直接書寫及顯影之遮光層104區域。在本實施例中之陣列圖案為一陣列溝槽圖案，但本發明不限於此，亦可以是其他製程步驟所指定之陣列圖案。上述輔助圖案106設置於陣列圖案區102內且各輔助圖案與其上方及下方之兩陣列圖案維持等距。輔助圖案106之寬度大體介於60~80奈米，較佳為70奈米，其以在曝光後於光阻層中不產生額外的圖案為原則，且輔助圖案106之長度使其與上述陣列圖案之寬度相等。

一般常見的微影程序如第4A圖中所概要顯示，由光源產生器(未顯示)所產生之光線L經過光罩112中之圖案區102、106，聚焦成像於晶圓118上之光阻120。之後，以上



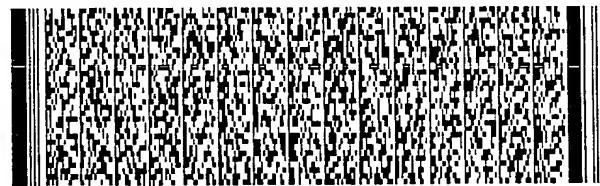
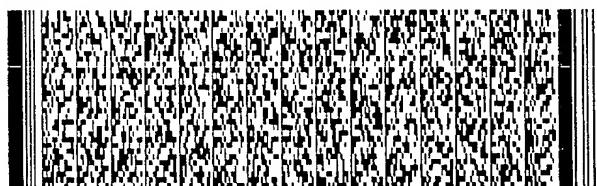
## 五、發明說明 (5)

述圖案化之光阻120為罩幕，進行一顯影步驟以在該晶圓118上之光阻120中形成一圖案區102、106，之後便可以傳統的濕蝕刻或乾蝕刻技術，將光阻上的圖案轉移至基底中，如第4 B圖中所示，以形成例如陣列溝槽。

由本發明之光罩結構(如第2圖)可看出，因輔助圖案106的加入，使此光罩上陣列圖案區之透光度較傳統光罩(如第1圖)上相同陣列圖案區之透光度略微增加，經蝕刻處理後，使用本發明之光罩者，其陣列圖案區內的各圖案，關鍵尺寸一致性較使用傳統光罩者為佳。以下即配合試驗數據做進一步說明。

上述習知所提及的五種透鏡像差中，以變形像差與彗形像差對本試驗的結果影響最大，其中，變形像差又以 $3\theta$ 對結果的影響最為顯著，因此，本試驗即以此兩種透鏡像差作為評估依據，分別獲得兩組試驗數據：第一組試驗數據(此試驗之進行以 $3\theta$ 的變形像差為評估依據)如下，並配合第5A、5B圖作詳細說明-使用傳統光罩，經曝光後蝕刻，所測得之溝槽關鍵尺寸如下：左溝槽138.2 nm；右溝槽120 nm，兩者尺寸差異為18.2 nm(如第5A圖)。另使用本發明之光罩，經曝光後蝕刻，所測得之溝槽關鍵尺寸如下：左溝槽140.5 nm；右溝槽132.2 nm，兩者尺寸差異為8.3 nm(如第5B圖)。由上組試驗數據得知，若使用本發明之光罩，可有效降低 $3\theta$ 的變形像差，大體40%~60%。

第二組試驗數據(此試驗之進行以彗形像差為評估依據)如下，並配合第6A、6B圖作詳細說明-使用傳統光罩，

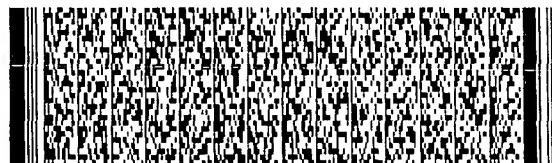
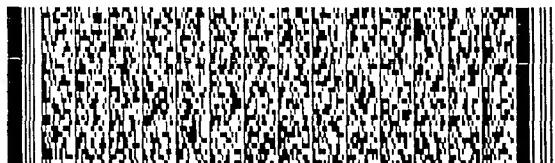


## 五、發明說明 (6)

經曝光後蝕刻，所測得之溝槽關鍵尺寸如下：左溝槽134.2 nm；右溝槽145.8 nm，兩者尺寸差異為11.6 nm(如第6A圖)。另使用本發明之光罩，經曝光後蝕刻，所測得之溝槽關鍵尺寸如下：左溝槽134.5 nm；右溝槽141.1 nm，兩者尺寸差異為6.6 nm(如第6B圖)。由上組試驗數據得知，若使用本發明之光罩，可有效降低彗形像差，大體30%~50%。

此外，因偏軸發光造成的圖案移位現象，在改用本發明之光罩後，程度上亦明顯獲得了改善，其陣列圖案區內各圖案之移位現象較使用傳統光罩者減少許多。以下就試驗數據作具體之說明- 使用傳統光罩，經曝光後蝕刻，所測得之溝槽位置與原溝槽設定位置之偏離距離如下：左溝槽10 nm；右溝槽10 nm。另使用本發明之光罩，經曝光後蝕刻，所測得之溝槽位置與原溝槽設定位置之偏離距離如下：左溝槽2.5 nm；右溝槽2.5 nm。由上組試驗數據得知，若使用本發明之光罩，可有效降低圖案移位的現象，大體75 %。

本發明雖已以較佳實施例揭露如上，但其並非用以限制本發明。任何熟悉此技藝者，在不脫離本發明之精神和範圍內，當可做些許之更動與潤飾。因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖係顯示傳統光罩之示意圖；

第2圖係顯示本發明光罩之示意圖；

第3圖係顯示第2圖之剖面圖；

第4A圖係顯示微影程序之示意圖；

第4B圖係顯示蝕刻程序後之示意圖；

第5A圖係顯示使用傳統光罩於蝕刻程序後，陣列圖案間關鍵尺寸之差異(以 $3\theta$ 之變形像差為評估依據)；

第5B圖係顯示使用本發明光罩於蝕刻程序後，陣列圖案間關鍵尺寸之差異(以 $3\theta$ 之變形像差為評估依據)；

第6A圖係顯示使用傳統光罩於蝕刻程序後，陣列圖案間關鍵尺寸之差異(以彗形像差為評估依據)；

第6B圖係顯示使用本發明光罩於蝕刻程序後，陣列圖案間關鍵尺寸之差異(以彗形像差為評估依據)。

符號說明：

10~光罩底材；

102~陣列圖案區；

103~透光基底；

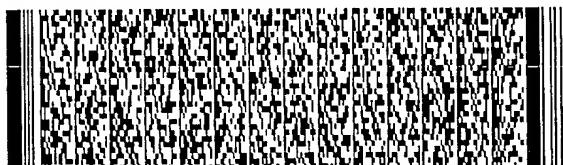
104~遮光層；

106~輔助圖案；

112~光罩；

118~晶圓；

120~光阻。



## 六、申請專利範圍

1. 一種可減少透鏡像差(lens aberration)與圖案移位(pattern displacement)之光罩，包括：

一透光基底；以及

一遮光層，設置於該透光基底上，其中該遮光層具有一陣列圖案(array patterns)區與複數個輔助圖案(assist patterns)，上述輔助圖案係設置於該陣列圖案區內且其中各輔助圖案與其上方及下方之兩陣列圖案等距，並使上述輔助圖案之長度與上述陣列圖案之寬度相等。

2. 如申請專利範圍第1項所述之可減少透鏡像差與圖案移位之光罩，其中該透光基底係一石英基底。

3. 如申請專利範圍第1項所述之可減少透鏡像差與圖案移位之光罩，其中該透光基底係一氟化鈣基底。

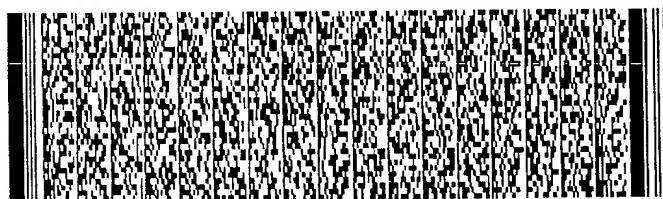
4. 如申請專利範圍第1項所述之可減少透鏡像差與圖案移位之光罩，其中該遮光層係一鎔金屬層。

5. 如申請專利範圍第1項所述之可減少透鏡像差與圖案移位之光罩，其中該遮光層之厚度大體介於150~200奈米。

6. 如申請專利範圍第1項所述之可減少透鏡像差與圖案移位之光罩，其中上述輔助圖案之寬度大體介於60~80奈米。

7. 一種可減少透鏡像差與圖案移位之方法，包括下列步驟：

提供一半導體基底，於該半導體基底上覆蓋有一光阻



## 六、申請專利範圍

層；

藉由該光罩在該光阻層中形成圖案，其中該光罩具有一陣列圖案區與複數個輔助圖案，上述輔助圖案係設置於該陣列圖案區內且其中各輔助圖案與其上方及下方之兩陣列圖案等距，並使上述輔助圖案之長度與上述陣列圖案之寬度相等；以及

以上述圖案化光阻為罩幕，進行一蝕刻步驟以在該半導體基底中形成一陣列溝槽(array trench)區。

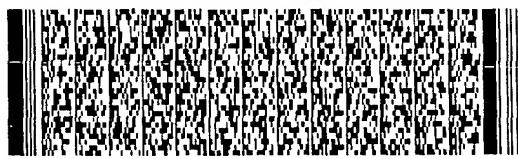
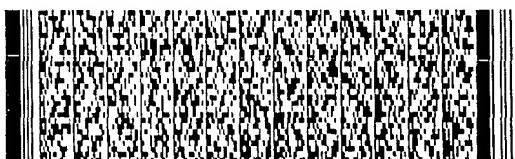
8. 如申請專利範圍第7項所述之可減少透鏡像差與圖案移位之方法，其中該半導體基底係為一矽基底。

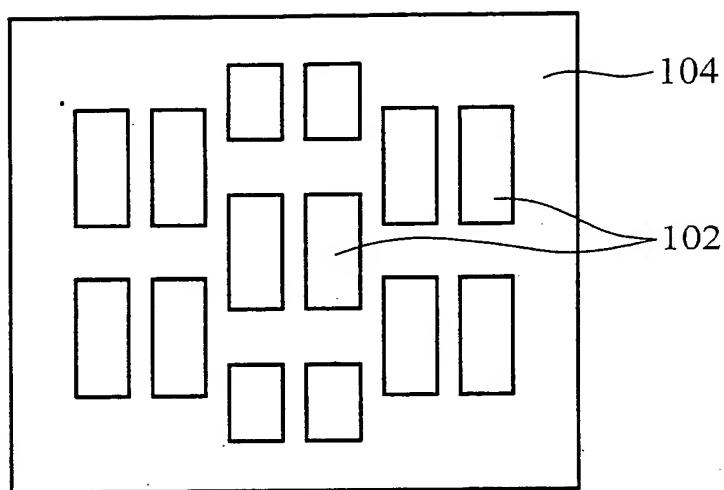
9. 如申請專利範圍第7項所述之可減少透鏡像差與圖案移位之方法，其中上述輔助圖案之寬度大體介於60~80奈米。

10. 如申請專利範圍第7項所述之可減少透鏡像差與圖案移位之方法，其中藉由該光罩在該光阻層中形成圖案時，實質上該輔助圖案在光阻層上並不產生額外圖案。

11. 如申請專利範圍第7項所述之可減少透鏡像差與圖案移位之方法，於蝕刻後，所得之陣列圖案間之線寬差異與未設置上述輔助圖案光罩所得之陣列圖案間之線寬差異比較，大體減少40%~60%。

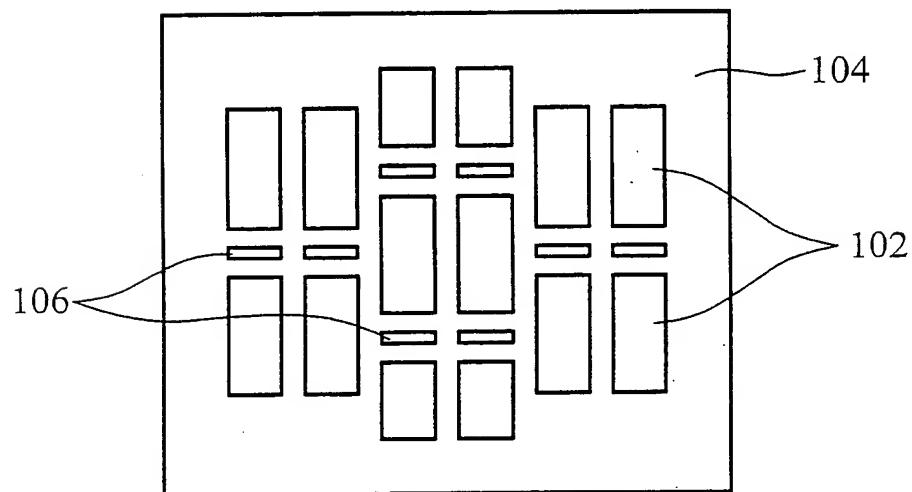
12. 如申請專利範圍第7項所述之可減少透鏡像差與圖案移位之方法，於蝕刻後，造成之圖案移位情形與未設置上述輔助圖案光罩造成之圖案移位情形比較，大體減少40%~80%。





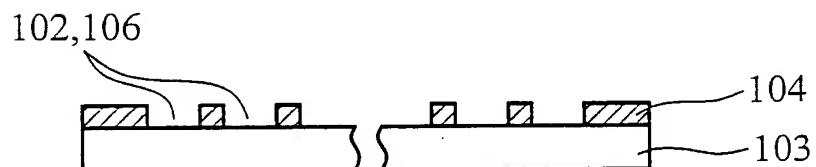
10

第 1 圖

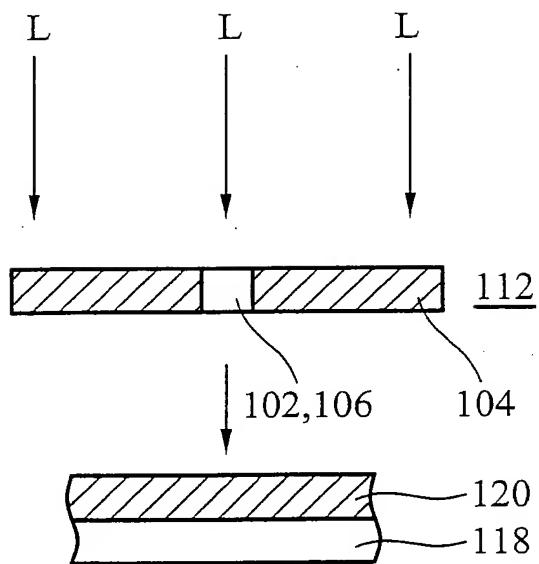


10

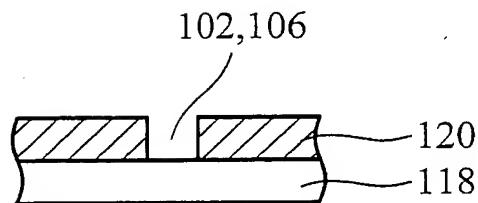
第 2 圖



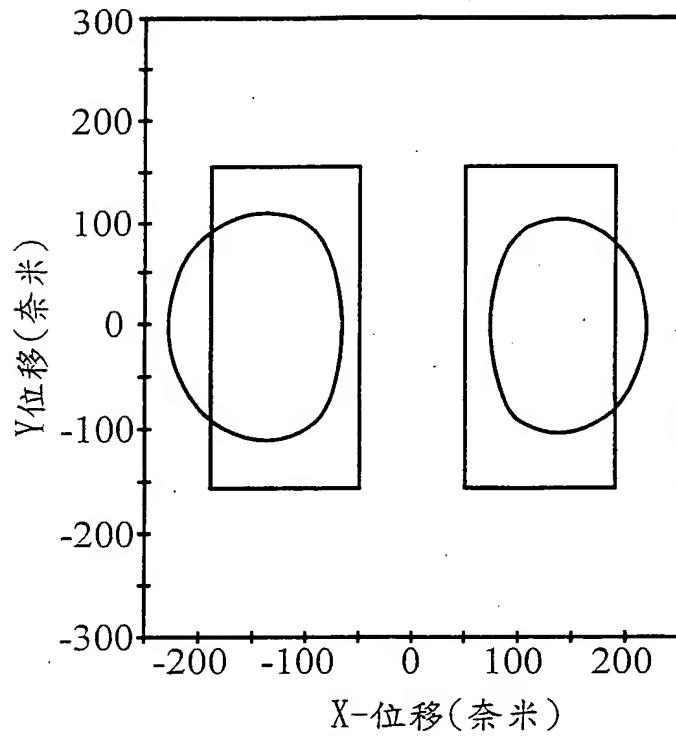
10  
第 3 圖



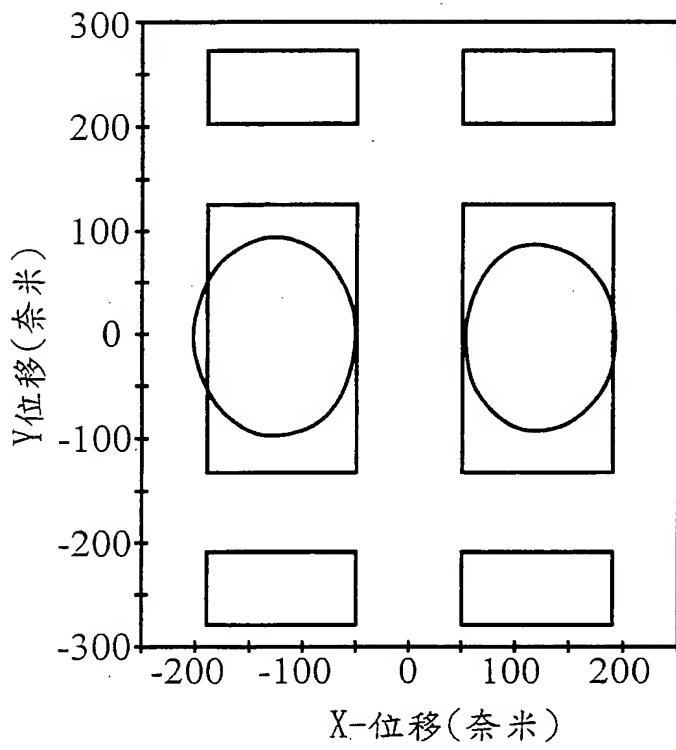
第 4A 圖



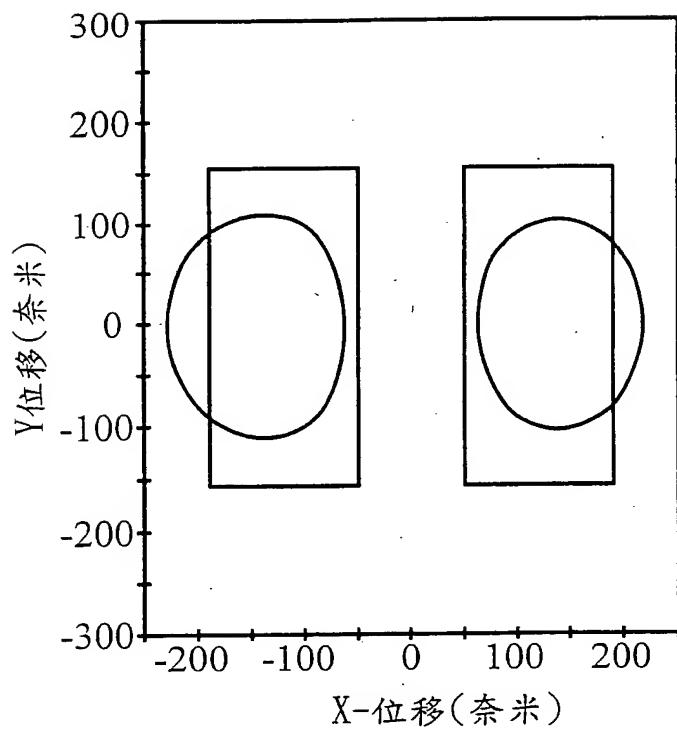
第 4B 圖



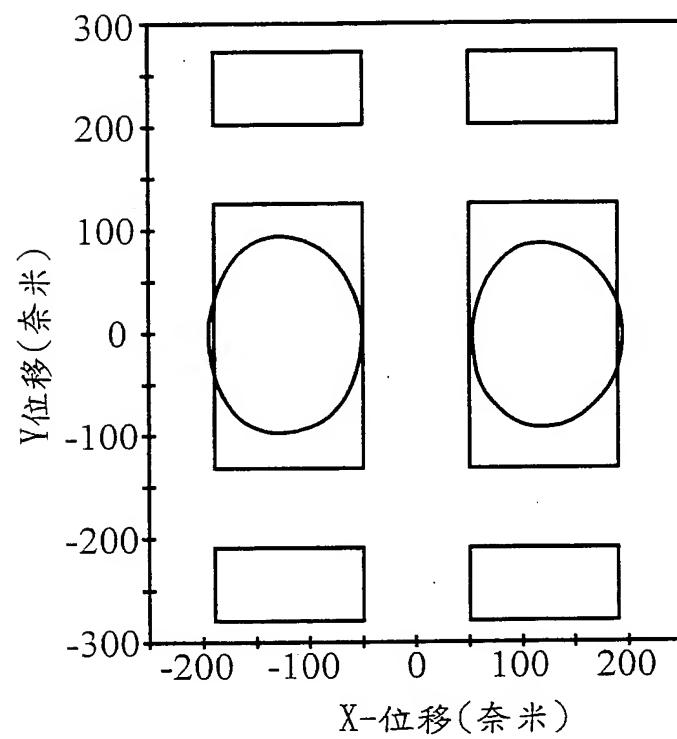
第 5A 圖



第 5B 圖



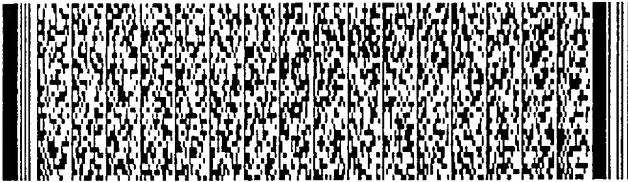
第 6A 圖



第 6B 圖

申請案件名稱:減少透鏡像差與圖案移位之光罩與方法

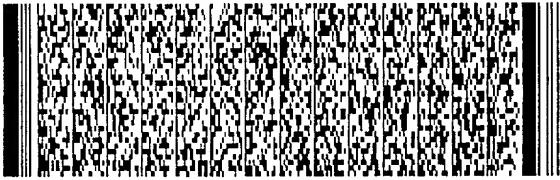
第 1/14 頁



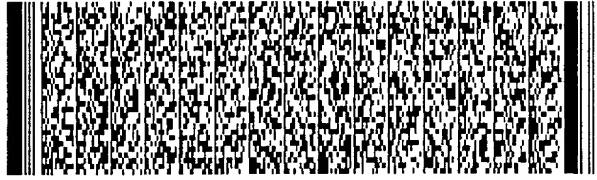
第 2/14 頁



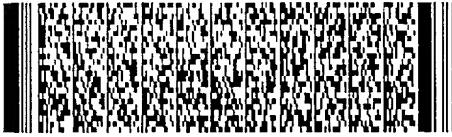
第 2/14 頁



第 3/14 頁



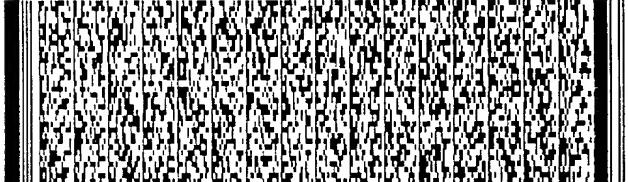
第 4/14 頁



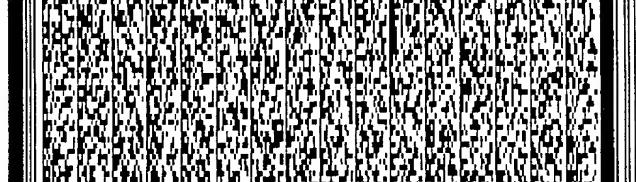
第 5/14 頁



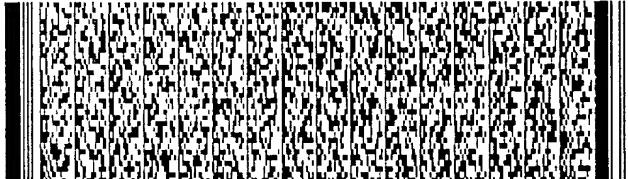
第 6/14 頁



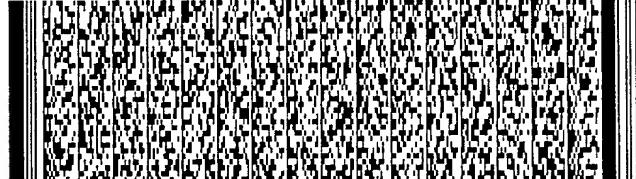
第 6/14 頁



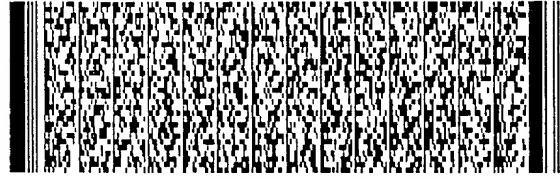
第 7/14 頁



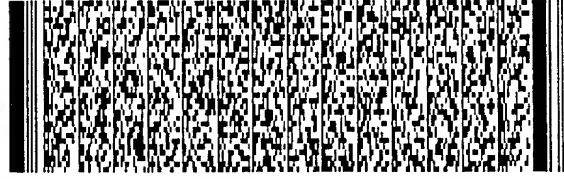
第 7/14 頁



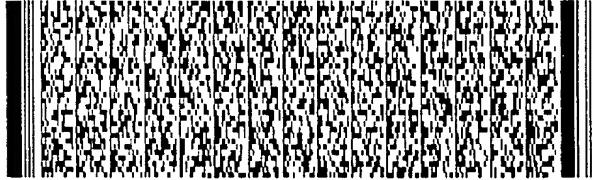
第 8/14 頁



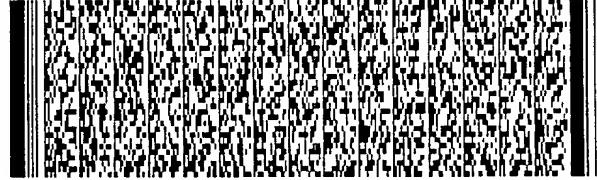
第 8/14 頁



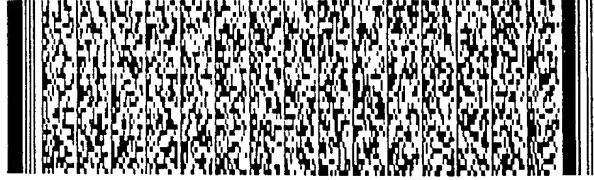
第 9/14 頁



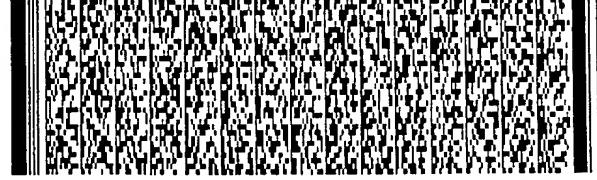
第 9/14 頁



第 10/14 頁

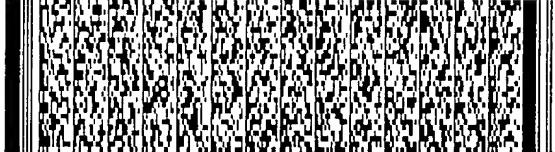


第 10/14 頁

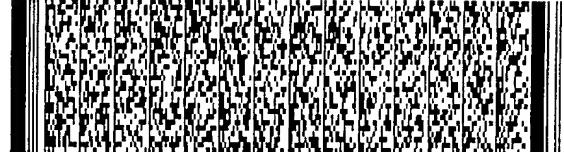


申請案件名稱:減少透鏡像差與圖案移位之光罩與方法

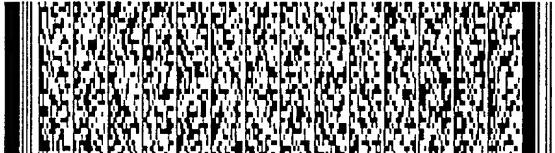
第 11/14 頁



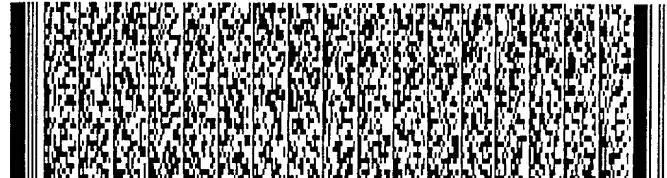
第 11/14 頁



第 12/14 頁



第 13/14 頁



第 14/14 頁



第 14/14 頁

